Portes logiques et circuits

Du booléen au silicium

Résumé

Les fonctions logiques étudiées précédemment ne sont pas que des concepts abstraits : elles sont physiquement réalisées dans les processeurs sous forme de **portes logiques**. Ces composants électroniques, assemblés par milliards, effectuent tous les calculs de nos ordinateurs. Dans cette activité, vous découvrirez les symboles normalisés des portes logiques et apprendrez à analyser des circuits combinatoires.

① Des transistors aux portes logiques

Définition 1 **(Transistor)** Un **transistor** est un composant électronique qui fonctionne comme un interrupteur commandé électriquement. Selon le signal qu'il reçoit, il laisse passer ou bloque le courant.

Les transistors sont les briques de base de tous les circuits numériques. En les combinant astucieusement, on construit des **portes logiques** qui réalisent les opérations booléennes.

Remarque 1. Un processeur moderne contient plusieurs **milliards** de transistors. Par exemple, la puce Apple M2 (2022) en contient environ 20 milliards, gravés à une échelle de 5 nanomètres (5 millionièmes de millimètre).

② Symboles des portes logiques

Il existe deux normes principales pour représenter les portes logiques :

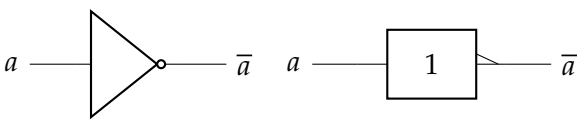
— La norme **américaine** (ANSI/IEEE) : formes distinctives

— La norme **européenne** (CEI/IEC) : rectangles avec symboles

Dans ce cours, nous utiliserons principalement la norme américaine, plus répandue dans la littérature informatique.

2.1 La porte NON (inverseur)

La porte NON possède une entrée et une sortie. Elle inverse le signal.

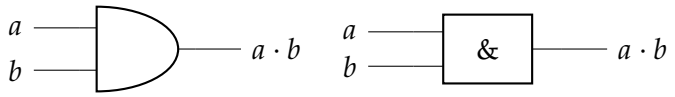


Norme américaine — Norme européenne

Le petit cercle à la sortie symbolise l'inversion (négation).

2.2 La porte ET (AND)

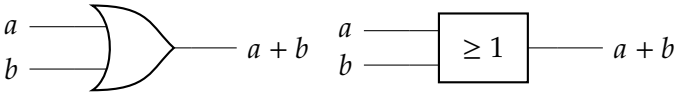
La porte ET possède deux entrées (ou plus) et une sortie. La sortie vaut 1 si et seulement si toutes les entrées valent 1.



Norme américaine Norme européenne

2.3 La porte OU (OR)

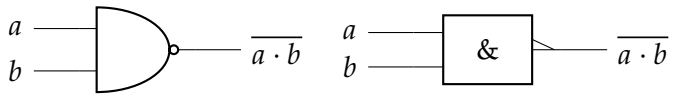
La porte OU possède deux entrées (ou plus) et une sortie. La sortie vaut 1 si au moins une entrée vaut 1.



Norme américaine Norme européenne

2.4 La porte NAND (NON-ET)

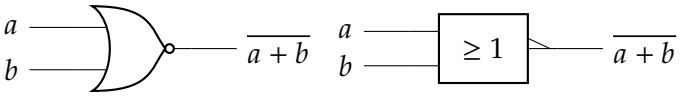
La porte NAND est une porte ET suivie d'un inverseur. Le cercle à la sortie indique l'inversion.



Norme américaine Norme européenne

2.5 La porte NOR (NON-OU)

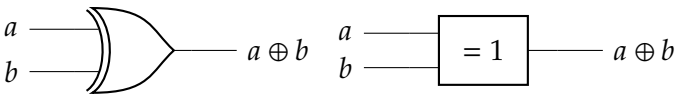
La porte NOR est une porte OU suivie d'un inverseur.



Norme américaine Norme européenne

2.6 La porte XOR (OU exclusif)

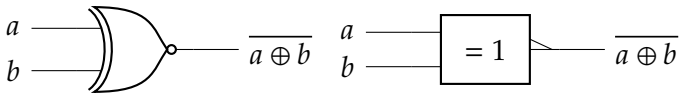
La porte XOR renvoie 1 si exactement une des entrées vaut 1.



Norme américaine Norme européenne

2.7 La porte XNOR (NON-OU exclusif)

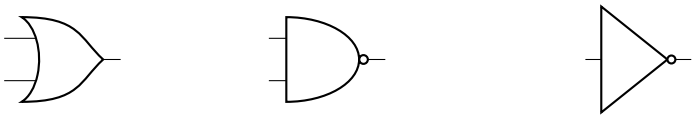
La porte XNOR (ou équivalence) renvoie 1 si les deux entrées ont la même valeur.



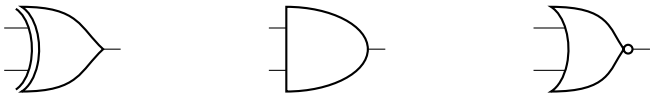
Norme américaine Norme européenne

③ Exercices de reconnaissance

Exercice 1 *Identifier les portes* Pour chaque porte ci-dessous, indiquez son nom et son expression logique.



Porte 1 Porte 2 Porte 3



Porte 4 Porte 5 Porte 6

Porte	Nom	Expression
1		
2		
3		
4		
5		
6		

④ Circuits combinatoires

Définition 2 **(Circuit combinatoire)** Un **circuit combinatoire** est un assemblage de portes logiques dont la sortie ne dépend que des valeurs actuelles des entrées (pas de mémoire).

Pour analyser un circuit, on détermine l'expression logique de la sortie en fonction des entrées, puis on établit sa table de vérité.

Exercice 2 *Analyse d'un circuit simple* Considérez le circuit suivant :



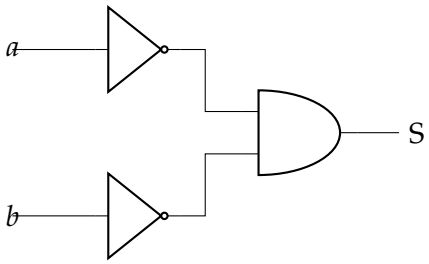
1. Quelle est l'expression logique de S en fonction de a et b ?

2. Complétez la table de vérité :

a	b	$a \cdot b$	S
0	0		
0	1		
1	0		
1	1		

3. À quelle porte élémentaire ce circuit est-il équivalent ?

Exercice 3 *Circuit à trois portes* Analysez le circuit suivant :



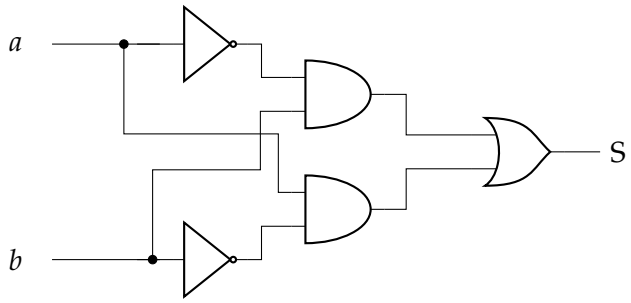
1. Écrivez l'expression logique de S.

2. Complétez la table de vérité :

a	b	$\overline{a}$	$\overline{b}$	S
0	0			
0	1			
1	0			
1	1			

3. En utilisant une loi de De Morgan, simplifiez S. À quelle porte ce circuit est-il équivalent ?

Exercice 4 *Construire le XOR* Le OU exclusif peut être construit avec des portes ET, OU et NON.



1. Identifiez chaque porte et écrivez l'expression de S.

2. Vérifiez par une table de vérité que ce circuit réalise bien le XOR.

a	b	$\overline{a}$	$\overline{b}$	$\overline{a} \cdot b$	$a \cdot \overline{b}$	S
0	0					
0	1					
1	0					
1	1					

5 Circuits élémentaires

5.1 Le demi-additionneur

Définition 3 **(Demi-additionneur)** Un **demi-additionneur** (half adder) est un circuit qui additionne deux bits a et b. Il produit deux sorties :

— S (somme) : le bit de poids faible du résultat

— C (carry, retenue) : le bit de poids fort du résultat

Exercice 5 *Conception du demi-additionneur*

1. Complétez la table de vérité de l'addition binaire de deux bits :

a	b	C **(retenue)**	S **(somme)**
0	0		
0	1		
1	0		
1	1		

Indication : $0 + 0 = 0$, $0 + 1 = 1$, $1 + 0 = 1$, $1 + 1 = 10$ (en binaire).

2. Identifiez les fonctions logiques correspondant à S et C.

3. Dessinez le circuit du demi-additionneur en utilisant les portes appropriées.

5.2 L'additionneur complet

Définition 4 **(Additionneur complet)** Un **additionneur complet** (full adder) additionne trois bits : a, b et une retenue entrante c_{in}. Il produit une somme S et une retenue sortante c_{out}.

Exercice 6 *Table de vérité de l'additionneur complet* Complétez la table de vérité de l'additionneur complet :

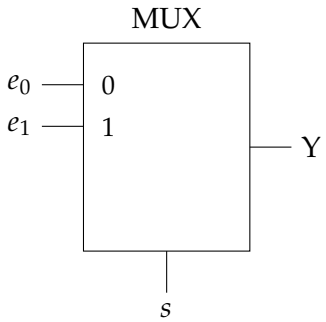
a	b	c_{in}	c_{out}	S
0	0	0		
0	0	1		
0	1	0		
0	1	1		
1	0	0		
1	0	1		
1	1	0		
1	1	1		

Remarque 2. Un additionneur complet peut être construit à partir de deux demi-additionneurs et d'une porte OU. En chaînant plusieurs additionneurs complets, on peut additionner des nombres de plusieurs bits.

5.3 Le multiplexeur

Définition 5 **(Multiplexeur)** Un **multiplexeur** (MUX) est un circuit qui sélectionne une entrée parmi plusieurs selon la valeur d'un signal de commande. C'est l'équivalent électronique d'un aiguillage.

Exercice 7 *Le multiplexeur 2 vers 1* Un multiplexeur 2 vers 1 possède deux entrées de données e_0 et e_1, un signal de sélection s, et une sortie Y.



1. Complétez la table de vérité sachant que Y = e_0 si $s = 0$ et Y = e_1 si $s = 1$:

s	e_0	e_1	Y
0	0	0	
0	0	1	
0	1	0	
0	1	1	
1	0	0	
1	0	1	
1	1	0	
1	1	1	

2. Déduisez-en l'expression logique de Y.

6 Synthèse : du tableau au circuit

Exercice 8 *Concevoir un circuit* On souhaite concevoir un circuit de vote majoritaire à 3 entrées a, b, c. La sortie M vaut 1 si au moins deux des trois entrées valent 1.

1. Complétez la table de vérité :

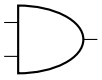
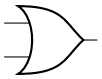
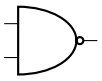
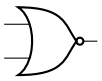
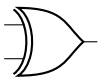
a	b	c	M
0	0	0	
0	0	1	
0	1	0	
0	1	1	
1	0	0	
1	0	1	
1	1	0	
1	1	1	

2. Écrivez l'expression logique de M sous forme de somme de produits (une somme de termes ET pour chaque ligne où M = 1).

3. Simplifiez cette expression.

   Indication : regroupez les termes qui ne diffèrent que par une variable.

Récapitulatif des symboles

Porte	Expression	Symbole américain	Table de vérité
NON	$\overline{a}$		a S 0 1 1 0
ET	$a \cdot b$		a b S 0 0 0 0 1 0 1 0 0 1 1 1
OU	$a + b$		a b S 0 0 0 0 1 1 1 0 1 1 1 1
NAND	$\overline{a \cdot b}$		a b S 0 0 1 0 1 1 1 0 1 1 1 0
NOR	$\overline{a + b}$		a b S 0 0 1 0 1 0 1 0 0 1 1 0
XOR	$a \oplus b$		a b S 0 0 0 0 1 1 1 0 1 1 1 0